

7. Технические характеристики

7.1. Схемы входных и выходных каскадов

На приведенных ниже схемах приняты следующие обозначения:

- I (INPUT) — внешний вход;
- O (OUTPUT) — внешний выход;
- i (input) — внутренний вход;
- o (output) — внутренний выход;
- I/O (INPUT/OUTPUT) — внешний вход/выход;
- HOLD — внутренний сигнал перевода в третье состояние

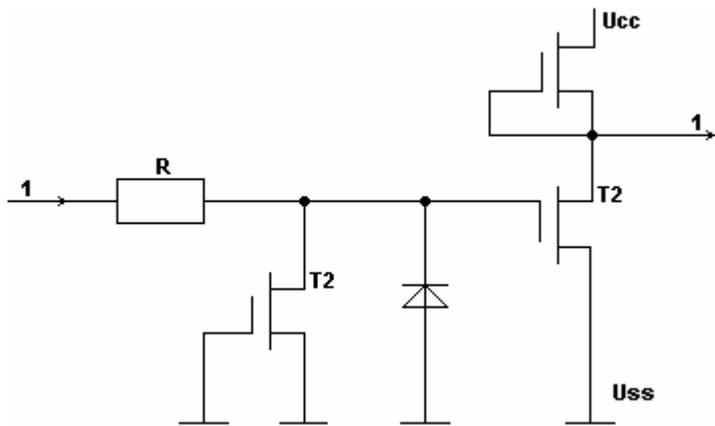


Рис. 7.1. Схема входов /WAIT, /INT, /NMI, /RESET, /BUSRQ и C.

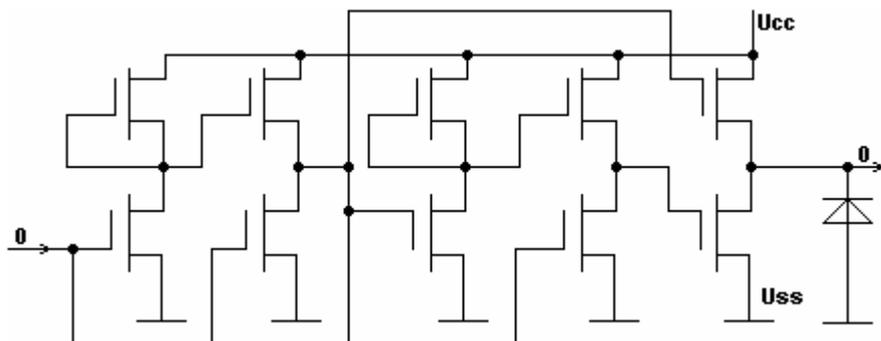


Рис. 7.2. Схема выходов /M1, /RFSH, /HALT и /BUSAK.

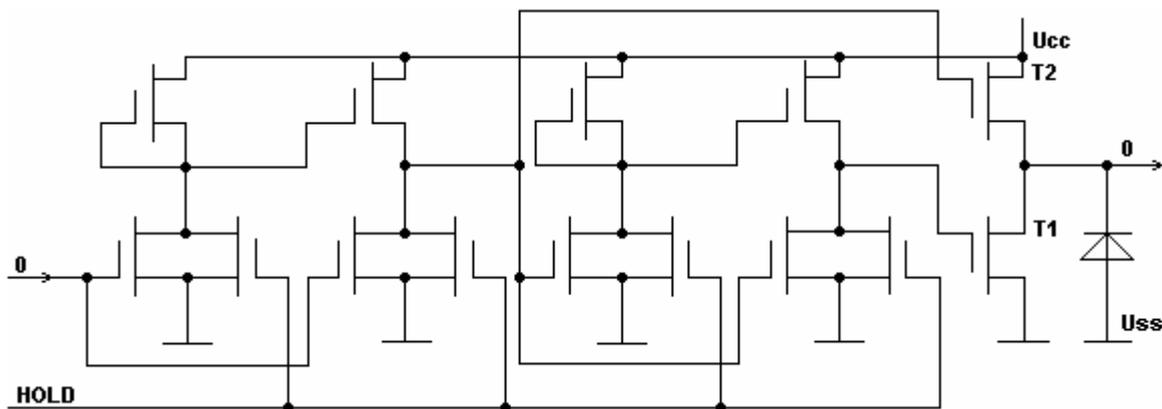


Рис. 7.3. Схема тристабильных выходов A0-A15, /MREQ, /IORQ, /RD и /WR.

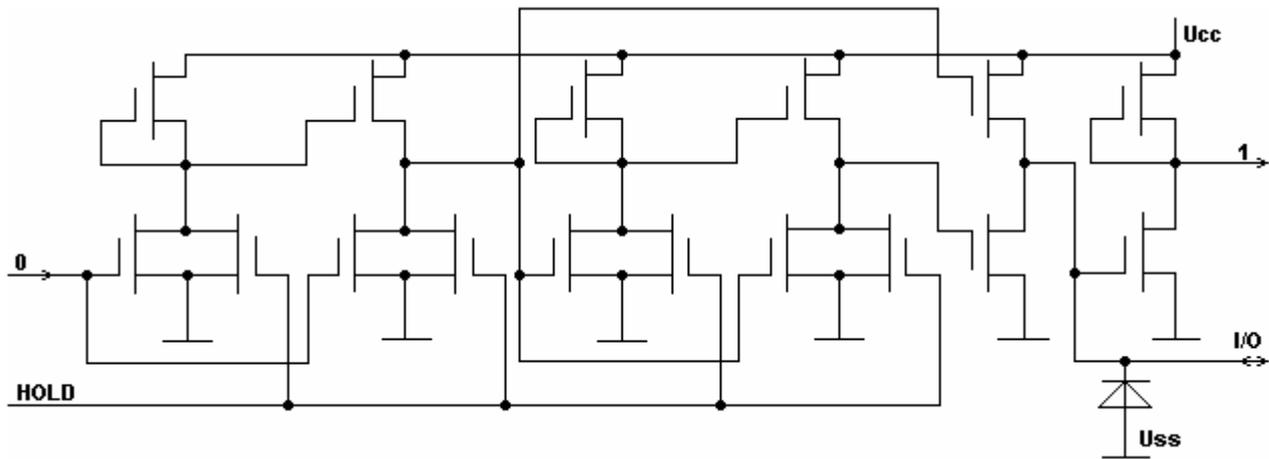


Рис. 7.4. Схема тристабильных входов/выходов D0-D7

7.2. Электрические и временные параметры.

7.2.1. Статические характеристики.

Все напряжения даны относительно $U_{SS} = 0$ В.

Параметр	Обозначение	Единица измерения	Минимальное значение	Максимальное значение	Пояснения
Рабочее напряжение	U_{CC}	В	4,75	5,25	при $V_m = 0 \div 70^\circ\text{C}$
Входное напряжение	U_{IL}	В	-0,3	0,6	
	U_{IH}	В	2	U_{CC}	
Входное напряжение тактового сигнала	U_{ILC}	В	-0,3	0,45	
	U_{IHC}	В	$U_{CC} - 0,6$	$U_{CC} + 0,3$	
Выходное напряжение	U_{OL}	В	-	0,4	при $I_{OL} = 1,8\text{mA}$ $V_m = 0 \div 70^\circ\text{C}$ при $I_{OH} = -0,25\text{mA}$ $V_m = 0 \div 70^\circ\text{C}$
Потребление тока	I_{CC}	мА	-	150/200 ¹⁾	при $U_{CC} = 5\text{V} \pm 5\%$ и $V_m = 0 \div 70^\circ\text{C}$
Входной ток утечки	I_{LI}	мкА	-	10	при $U_i = 0 + U_{CC}$
Ток утечки трёхстабильного выхода в высокоомном состоянии	I_{LO}	мкА	-	10	при $U_o = 0 + U_{CC}$
Ток утечки шины данных при вводе	I_{LD}	мкА	-	10	$U_i = 0 + U_{CC}$
Входная ёмкость тактовой линии	C_c	пФ	-	35	при $V_m = 25^\circ\text{C}$ и $f = 1\text{МГц}$
Входная ёмкость	C_i	пФ	-	5	
Выходная ёмкость	C_o	пФ	-	10	

7.2.2. Динамические характеристики Z80

При $U_{CC}=5V \pm 5\%$, $C_L=50$ пФ и $V_m=0 \div 70^\circ C$.

Параметр	Обозначение	Минимальное значение (нс)	Максимальное значение (нс)
Период тактовых импульсов	t_C	400	2)
Длительность низкого уровня тактового сигнала	$t_{W(CL)}$	180	2000
Длительность высокого уровня тактового сигнала	$t_{W(CH)}$	180	3)
Длительность переднего/заднего фронта тактового сигнала	t_r, t_f	-	30
Установка сигнала /WAIT до H-L перехода такта	$t_{a(WT)}$	70	-
Установка сигнала /RESET до L-H перехода такта	$t_{a(RS)}$	90	-
Установка сигнала /INT до L-H перехода такта	$t_{a(IT)}$	60	-
Установка сигнала /BUSRQ до L-H перехода такта	$t_{a(BQ)}$	80	-
Установка данных до L-H перехода такта в цикле M1	$t_{a(D)}$	50	-
Установка данных до H-L перехода такта в циклах M2-M5	$t_{ac(D)}$	60	-
Задержка сигналов на шинах	t_H	0	-
Ширина импульса низкого уровня сигнала /NMI	$t_{W(NMI)}$	80	-

Времена задержек

При $U_{CC}=5V \pm 5\%$, $C_L=50$ пФ и $V_m=0 \div 70^\circ C$.

Задержка	Обозначение	Максимальное значение (нс)
от H-L перехода такта до /M1=L	$t_{DL(M1)}$	130
от H-L перехода такта до /M1=H	$t_{DH(M1)}$	130
от H-L перехода такта до /MREQ=H	$t_{DHC(MR)}$	100
от L-H перехода такта до /MREQ=H	$t_{DHC(MR)}$	100
от H-L перехода такта до /MREQ=L	$t_{DHC(MR)}$	100
от L-H перехода такта до /IORQ=L	$t_{DLC(IR)}$	90
от H-L перехода такта до /IORQ=L	$t_{DLC(IR)}$	110
от L-H перехода такта до /IORQ=H	$t_{DHC(IR)}$	100
от H-L перехода такта до /IORQ=H	$t_{DHC(IR)}$	110
от L-H перехода такта до /RD=L	$t_{DLC(RD)}$	100
от H-L перехода такта до /RD=L	$t_{DLC(RD)}$	130
от L-H перехода такта до /RD=H	$t_{DHC(RD)}$	100
от H-L перехода такта до /RD=H	$t_{DHC(RD)}$	110
от L-H перехода такта до /WR=L	$t_{DLC(WR)}$	80
от H-L перехода такта до /WR=L	$t_{DLC(WR)}$	90
от L-H перехода такта до /WR=H	$t_{DHC(WR)}$	100
от L-H перехода такта до /RFSH=H	$t_{DH(RF)}$	150
от L-H перехода такта до /RFSH=L	$t_{DL(RF)}$	180

Задержка	Обозначение	Максимальное значение (нс)
от Н-L перехода такта до /HALT=L	$t_{D(HT)}$	300
от L-H перехода такта до /BUSAK=L	$t_{DL(BA)}$	120
от Н-L перехода такта до /BUSAK=H	$t_{DH(BA)}$	110
вывода адреса	$t_{D(AD)}$	145
адреса до перехода к третьему состоянию	$t_{F(AD)}$	110
вывода данных	$t_{D(D)}$	230
данных до перехода к третьему состоянию в цикле записи	$t_{F(D)}$	90
сигналов /MREQ, /IORQ, /RD, /WR до перехода к третьему состоянию	$t_{F(C)}$	100

Время задержки увеличивается на 10 нс при возрастании ёмкости нагрузки на каждые 50 пФ до максимально 200 пФ для шины данных и 100 пФ для шин адреса и управления.

Дополнительные данные о времени.

Вывод адреса до активизации /MREQ в циклах обращения к памяти	$t_{acm} = t_{w(CH)} + t_f - 75 \text{ нс}$
Вывод адреса до активизации /IORQ, /RD или /WR в циклах ввода/вывода	$t_{ac1} = t_c - 80 \text{ нс}$
Задержка адреса после снятия /RD или WR	$t_{ca} = t_{w(CL)} + t_r - 40 \text{ нс}$
Задержка адреса после снятия /RD или /WR при переходе в третье состояние	$t_{caf} = t_{w(CL)} + t_r - 60 \text{ нс}$
Вывод данных до активизации /WR в циклах обращения к памяти	$t_{dcm} = t_c - 210 \text{ нс}$
Вывод данных до активизации /WR в циклах ввода-вывода	$t_{ac1} = t_{w(CL)} + t_r - 210 \text{ нс}$
Задержка данных после снятия /WR	$t_{cdf} = t_{w(CL)} + t_r - 60 \text{ нс}$
Ширина импульса низкого уровня /MREQ	$t_{w(MRL)} = t_c - 40 \text{ нс}$
Ширина импульса высокого уровня /MREQ	$t_{w(MRH)} = t_{w(CH)} + t_f - 30 \text{ нс}$
Ширина импульса низкого уровня /WR	$t_{w(WRL)} = t_c - 40 \text{ нс}$
Вывод /M1 до активизации /IORQ в цикле подтверждения прерывания	$t_{M1} = 2t_c + t_{w(CH)} + t_f - 80 \text{ нс}$

7.2.3. Динамические характеристики Z80A

При $U_{cc}=5V \pm 5\%$, $C_L=50\text{пФ}$ и $V_m=0 \div 70^\circ\text{C}$.

Параметр	Обозначение	Минимальное значение (нс)	Максимальное значение (нс)
Период тактовых импульсов	t_c	250	4)
Длительность низкого уровня тактового сигнала	$t_{w(CL)}$	110	2000
Длительность высокого уровня тактового сигнала	$t_{w(CH)}$	110	5)
Длительность переднего/заднего фронта тактового сигнала	t_r, t_f	-	30
Установка сигнала /WAIT до Н-L перехода такта	$t_{a(WT)}$	70	-
Установка сигнала /RESET до L-H перехода такта	$t_{a(RS)}$	60	-
Установка сигнала /INT до L-H перехода такта	$t_{a(IT)}$	80	-
Установка сигнала /BUSRQ до L-H перехода такта	$t_{a(BQ)}$	50	-
Установка данных до L-H перехода такта в цикле M1	$t_{ac(D)}$	35	-

Параметр	Обозначение	Минимальное значение (нс)	Максимальное значение (нс)
Установка данных до H-L перехода такта в циклах M2-M5	$t_{ac(D)}$	50	-
Задержка сигналов на шинах	t_H	0	-
Ширина импульса низкого уровня сигнала /NMI	$t_{W(NMI)}$	80	-

Времена задержек

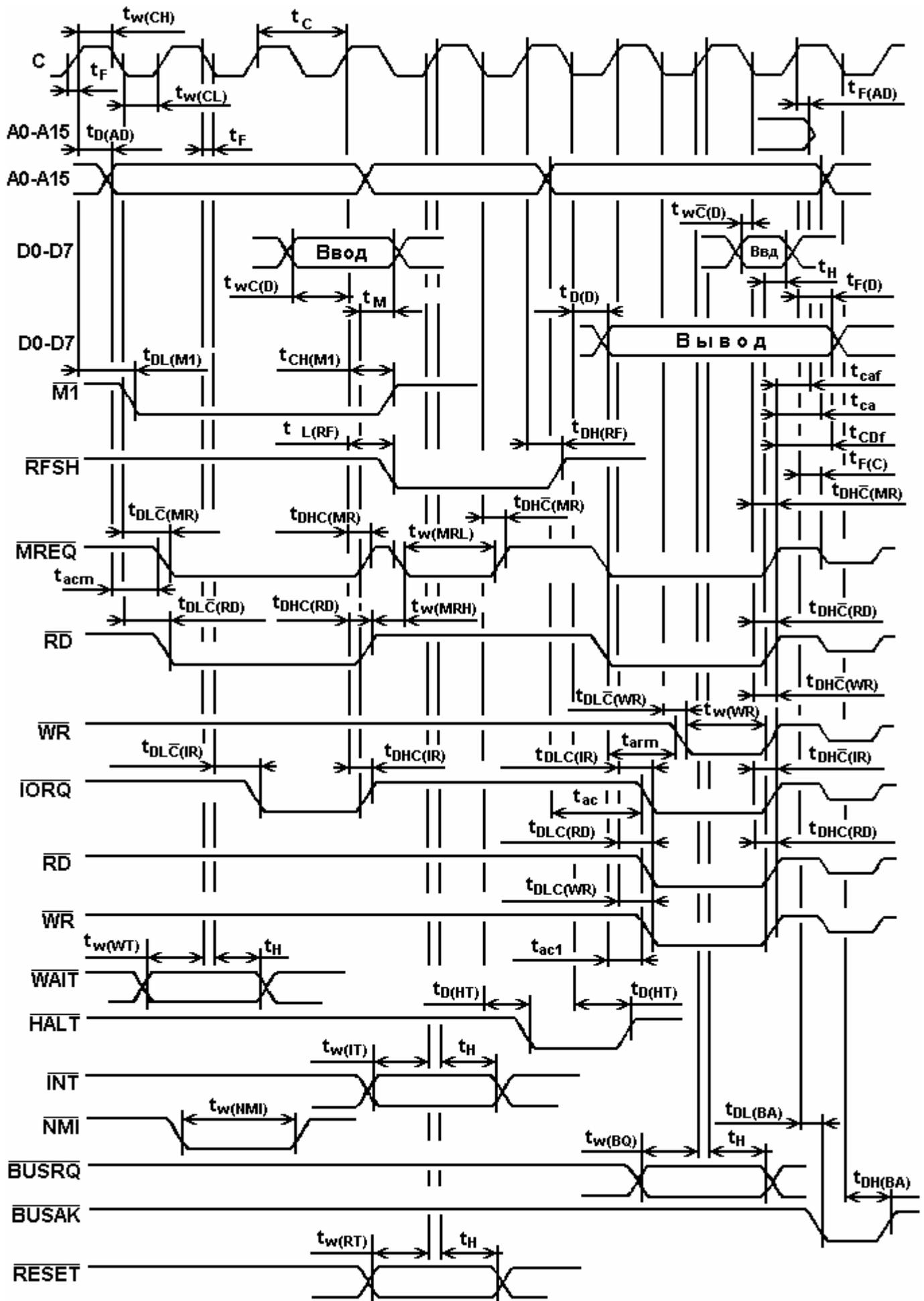
При $U_{CC}=5V \pm 5\%$, $C_L=50$ пФ и $V_m=0 \div 70^\circ C$.

Задержка	Обозначение	Максимальное значение (нс)
от H-L перехода такта до /M1=L	$t_{DL(M1)}$	100
от H-L перехода такта до /M1=H	$t_{DH(M1)}$	100
от H-L перехода такта до /MREQ=H	$t_{DHC(MR)}$	85
от L-H перехода такта до /MREQ=H	$t_{DHC(MR)}$	85
от H-L перехода такта до /MREQ=L	$t_{DHC(MR)}$	85
от L-H перехода такта до /IORQ=L	$t_{DLC(IR)}$	75
от H-L перехода такта до /IORQ=L	$t_{DLC(IR)}$	85
от L-H перехода такта до /IORQ=H	$t_{DHC(IR)}$	85
от H-L перехода такта до /IORQ=H	$t_{DHC(IR)}$	85
от L-H перехода такта до /RD=L	$t_{DLC(RD)}$	85
от H-L перехода такта до /RD=L	$t_{DLC(RD)}$	95
от L-H перехода такта до /RD=H	$t_{DHC(RD)}$	85
от H-L перехода такта до /RD=H	$t_{DHC(RD)}$	85
от L-H перехода такта до /WR=L	$t_{DLC(WR)}$	65
от H-L перехода такта до /WR=L	$t_{DLC(WR)}$	80
от L-H перехода такта до /WR=H	$t_{DHC(WR)}$	80
от L-H перехода такта до /RFSH=H	$t_{DH(RF)}$	120
от L-H перехода такта до /RFSH=L	$t_{DL(RF)}$	130
от H-L перехода такта до /HALT=L	$t_{D(HT)}$	300
от L-H перехода такта до /BUSAK=L	$t_{DL(BA)}$	100
от H-L перехода такта до /BUSAK=H	$t_{DH(BA)}$	100
вывода адреса	$t_{D(AD)}$	110
адреса до перехода к третьему состоянию	$t_{F(AD)}$	90
вывода данных	$t_{D(D)}$	150
данных до перехода к третьему состоянию в цикле записи	$t_{F(D)}$	90
сигналов /MREQ, /IORQ, /RD, /WR до перехода к третьему состоянию	$t_{F(C)}$	80

Время задержки увеличивается на 10 нс при возрастании ёмкости нагрузки на каждые 50 пФ до максимально 200 пФ для шины данных и 100 пФ для шин адреса и управления.

Дополнительные данные о времени

Вывод адреса до активизации /MREQ в циклах обращения к памяти	$t_{acm} = t_{w(CH)} + t_f - 65 \text{ нс}$
Вывод адреса до активизации /IORQ, /RD или /WR в циклах ввода/вывода	$t_{ac1} = t_c - 70 \text{ нс}$
Задержка адреса после снятия /RD или WR	$t_{ca} = t_{w(CL)} + t_r - 50 \text{ нс}$
Задержка адреса после снятия /RD или /WR при переходе в третье состояние	$t_{caf} = t_{w(CL)} + t_r - 45 \text{ нс}$
Вывод данных до активизации /WR в циклах обращения к памяти	$t_{dcm} = t_c - 170 \text{ нс}$
Вывод данных до активизации /WR в циклах ввода-вывода	$t_{ac1} = t_{w(CL)} + t_r - 170 \text{ нс}$
Задержка данных после снятия /WR	$t_{cdf} = t_{w(CL)} + t_r - 70 \text{ нс}$
Ширина импульса низкого уровня /MREQ	$t_{w(MRL)} = t_c - 30 \text{ нс}$
Ширина импульса высокого уровня /MREQ	$t_{w(MRH)} = t_{w(CH)} + t_f - 20 \text{ нс}$
Ширина импульса низкого уровня /WR	$t_{w(WRL)} = t_c - 30 \text{ нс}$
Вывод /M1 до активизации /IORQ в цикле подтверждения прерывания	$t_{M1} = 2t_c + t_{w(CH)} + t_f - 65 \text{ нс}$



7.2.4. Предельные значения

Предельные значения даны при $V_a = 0 \div 70^\circ\text{C}$.

Параметр	Обозначение	Единица измерения	Минимальное значение (нс)	Максимальное значение (нс)
Рабочее напряжение	U_{cc}	В	-0,3	7
Входное напряжение	U_i	В	-0,3	7
Диапазон рабочей температуры	V_a	$^\circ\text{C}$	0	70
Диапазон температуры хранения	V_{atu}	$^\circ\text{C}$	-65	150
Мощность рассеяния	P	Вт	-	1,5

Существует несколько исполнений (указывается на корпусе):

C	керамический корпус
P	пластмассовый корпус
S	стандартные условия эксплуатации ($5\text{В} \pm 5\%$, $0 \div 70^\circ\text{C}$)
E	расширенные условия эксплуатации ($5\text{В} \pm 5\%$, $-40 \div 85^\circ\text{C}$)
M	военное исполнение ($5\text{В} \pm 10\%$, $-55 \div 125^\circ\text{C}$)

7.3. Надежность

Интенсивность отказов:

$$L_{po,B} < 5 \times 10^{-5} \text{ ч}^{-1}$$

При средней электрической нагрузке (рабочее напряжение U_{cc} от 4,75 В до 5,25 В и температуре окружающей среды $V_a < 50^\circ\text{C}$, нормальной климатической и механической нагрузке наработка на отказ 2 000 000 часов.

1)

в числителе — для Z80, в знаменателе — для Z80A.

2)

$$t_c = t_{w(CL)} + t_{w(CH)} + t_r + t_f$$

3)

Не имеет фиксированного значения, т.е. при высоком уровне тактового сигнала МП Z80 может находиться в устойчивом состоянии сколь угодно долго.

4)

$$t_c = t_{w(CL)} + t_{w(CH)} + t_r + t_f$$

5)

Не имеет фиксированного значения, т.е. при высоком уровне тактового сигнала МП Z80A может находиться в устойчивом состоянии сколь угодно долго.

https://sysadminmosaic.ru/microprocessor_kit_z80-book1/07

2020-07-12 15:17

